

一种电路板网络化诊断测试的可测性设计方法

张惊蛰, 谢永乐

(电子科技大学 自动化工程学院, 四川 成都 611731)

摘 要: 提出并实现了一种电路板网络化诊断测试的可测性设计方法. 按照此方法设计的电路板, 除了能够实现上电自检, 还可以借助无线或有线网络由异地 PC(个人电脑)机等远地终端来启动电路板测试、控制测试过程、查看测试流程、获得测试结果以及更新/升级测试程序, 对电路板进行全面的诊断测试. 为电路板的高质量测试提供了一条实用、有效的技术途径.

关键词: 可测性设计; 电路板测试; 网络化诊断测试; 嵌入式计算机; 边界扫描技术

中图分类号: TN47

文献标识码: A

文章编号: 1000-7180(2010)12-0010-04

A Design-for-Testability Methodology of Network Oriented Diagnostic Test for PCBs

ZHANG Jing-zhe, XIE Yong-le

(School of Automation Engineering, University of Electronic Science and Technology of China, Chengdu 611731, China)

Abstract: A design-for-testability methodology of network oriented diagnostic test for PCBs is proposed. The PCBs designed according to this methodology not only can realize self-inspection at power up but also can be controlled by remote terminal, such as PC, through wireless or cable network. The remote terminals can start circuit test, control test process, review test flow, obtain test results, renew/update test procedures. It provides a practical and effective approach for high quality test of PCBs.

Key words: design-for-testability; PCB testing; networking diagnostic test; embedded computer; boundary-scan technology

1 引言

随着集成电路的快速发展以及芯片封装技术的不断进步, 电路板的集成度越来越高, 可供测试的节点间距也越来越小, 这使得电路板的诊断测试比以往变得更加困难. 为了减少测试难度, 当前普遍接受的途径是在设计过程中就融入测试问题, 即所谓的可测性设计, 可显著降低测试难度^[1].

嵌入式计算机技术与网络通信技术的发展, 为电路板的诊断测试开辟了新方法. 将测试技术与计算机软硬件技术、通信技术相结合所形成的电路板网络化测试技术, 将测控网络与信息网络融为一体, 彻底改变传统测试系统的构建方法和测试过程.

本文方法属于可测性设计方法中的结构性可测性设计, 在电路板上附加少量的硬件电路, 结合嵌入式软硬件能够实现高效高质量的电路板网络化诊断测试.

2 总体结构

电路板网络化诊断测试的总体结构见图 1.

远程主控计算机通过网络和被测电路板连接, 由远程主控计算机上运行的测试管理程序对电路板的诊断测试过程进行启动、控制和获得诊断测试结果. 测试软件的在线更新功能可以从异地(远程计算机等)更新/升级电路板上内置的测试程序, 以实现电路板的不同测试需求. 本文的可测性设计方法

收稿日期: 2009-11-13; 修回日期: 2010-01-13

基金项目: 国家“八六三”计划项目(2008AA01Z104); 国家自然科学基金项目(60971036); 教育部新世纪优秀人才支持项目

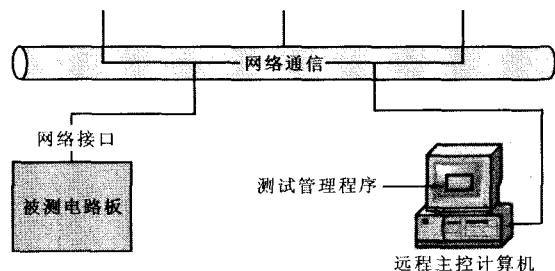


图1 电路板网络化诊断测试系统的总体结构

除支持网络化的诊断测试外,还同时支持在被测电路板本地,通过PC机或笔记本电脑,对电路板上内置的测试软件进行更新/升级,还可以通过被测电路板上的小尺寸液晶显示器,在被测电路板本地查看测试过程和得到诊断测试结果。

3 电路板可测性设计的硬件结构

可测性设计是在进行功能设计的同时,考虑系统的测试问题,可测性设计的目标是要求增加可测性的同时,引入的附加电路应尽可能少。

3.1 硬件总体结构

图2是电路板结构可测性设计的硬件总体结构框图。图中远程主控计算机、通信网络、附加测试电路、微处理器、译码电路和系统功能电路构成了一个完整的测试系统。测试系统包含两部分:主控设备和受控设备。主控设备为测试总线提供符合IEEE 1149. [2]标准的信号,由远程主控计算机、网络通信、微处理器和译码电路组成。受控设备主要由附加测试电路和被测的系统功能电路组成。附加的测试电路是为实现系统的可测性引入的电路。在电路正常工作时,附加的测试电路是“透明”的,不会影响整个系统的功能。

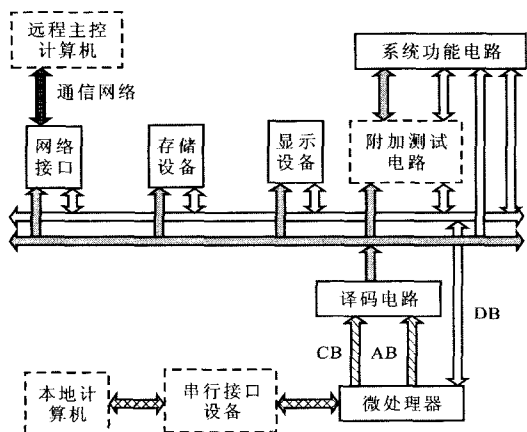


图2 电路板可测性设计的硬件结构框图

在测试阶段由微处理器、译码电路和附加测试

电路来实现测试控制等功能。附加测试电路为电路板上各测试链路(将系统功能电路划分为多条不同的测试链路)提供TAP(测试访问端口)端口,微处理器和译码电路则模拟测试设备向各边界扫描测试总线施加测试向量及读回测试结果。远程主控计算机通过网络连接控制测试过程,发出各种命令来实现对电路板不同的操作。一般可以通过电路板上的液晶显示器查看测试过程和得到测试结果。串行接口设备和本地计算机是在系统没有显示设备,而本地人员需要查看测试结果的情况下,可通过串口连接在本地计算机的虚拟终端上显示测试结果。

3.2 附加测试电路结构

目前大部分VLSI(超大规模集成电路)器件都带边界扫描结构,在实现功能相同的前提下,要尽可能地选择符合IEEE 1149. x标准的器件。另外还需要构建各测试链路的边界扫描测试总线。每一个链路都要有自己的边界扫描测试总线来为扫描链路提供电器访问。

在数字电路设计之初,需要根据电路板上电路的功能及拓扑结构将功能电路划分为多个不同的扫描链路,目的在于减少测试时间和降低测试的复杂性,提高故障覆盖率。扫描链的连接方式有三种:串行方式、并行方式和独立路径方式。文献[3]引入的附加电路结构如图3所示。

图3中器件A、B为8位的锁存器,输出的每一位分别和相应扫描链的TDI(测试数据输入)、TMS(测试模式选择输入)相连,输入和微处理器的数据总线相连,微处理器通过写锁存器地址就可以将TDI、TMS向量施加到各测试链路的TDI、TMS端口。器件C为一个8位的缓冲器,其输出和微处理器的数据总线相连,输入的每一位和相应扫描链的TDO(测试数据输出)端口相连,微处理器通过读取缓冲器地址就可以获得各扫描链路的TDO输出。利用微处理器的一路PWM(脉冲宽度调制)来提供各扫描链的TCK(测试时钟输入)输入,选择PWM的好处就是不需要提供额外的时钟信号并且其周期可调。

图中的设计可以提供8条界扫描测试总线,但只占用很少的空间(三个芯片位置及部分引线)和资源(三个地址和一路PWM)。

4 电路板可测性设计的软件结构

4.1 软件总体结构

按上述方法设计的电路板系统,软件包括两部

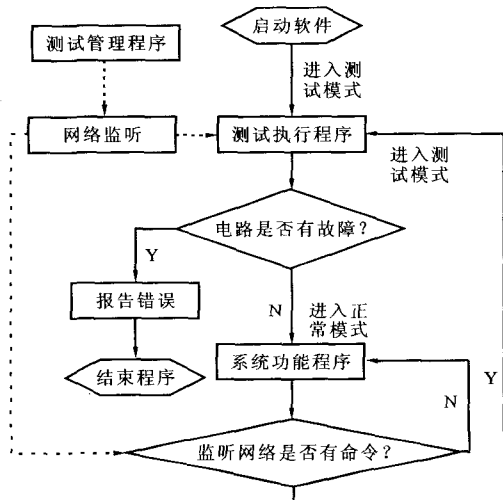


图5 软件运行整体流程图

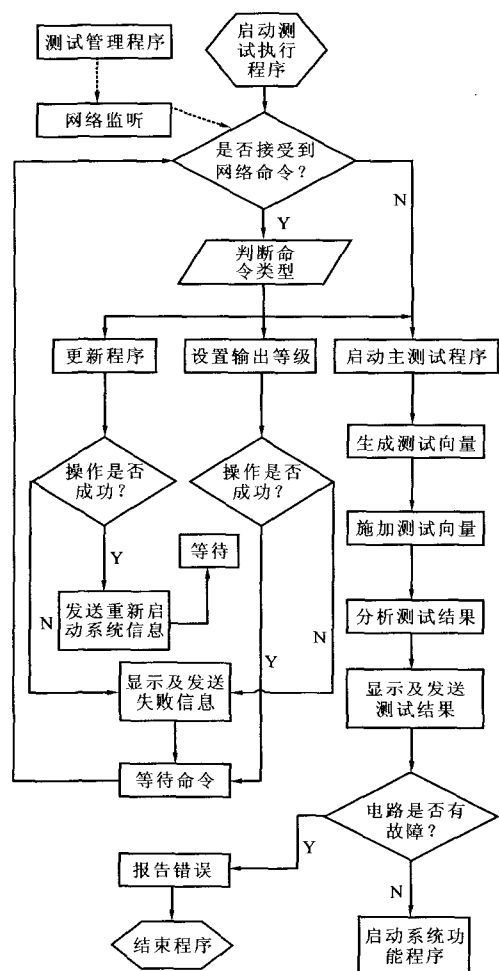


图6 测试执行程序流程图

试芯片内电路的功能,实现芯片功能的自测试。

实验结果如表1所示。

表1 实验结果

实验组数	开路故障	短路故障	检测故障	覆盖率/%
1	8	4	12	100
2	10	5	15	100
3	12	7	19	100
4	14	9	23	100

每组实验都测试了实验板上被测芯片的ID以及通过内测试通路测试芯片的功能,测试结果均正常。通过更新程序功能更新测试程序,重启系统后均实现了预期的功能。

实验结果表明,此设计方法符合可测性设计要求,具有测试速度快、简单易用、可靠等优点。在实际应用中,能够对电路板芯片的ID、开路和短路故障进行有效的检测和诊断,达到了预期的效果。

6 结束语

借助于无线或有线网络,本文的可测性设计方法对野外机动、手持式电子系统中的电路板或其他不便采用外部测试、诊断设备进行外测试的电路板,如航空航天、深海电子系统,具有很高的利用价值。其更新测试程序的功能对于提高测试的灵活性以及降低维护费用都有重要的意义。

参考文献:

- [1] 陈光禹,潘中良. 可测性设计技术[M]. 北京:电子工业出版社,1997.
- [2] The Institute of Electrical and Electronics Engineers, Inc. IEEE std. 1149. 1-1990 Test access port and Boundary Scan Architecture[S]. IEEE,1990.
- [3] 潘小龙. 基于边界扫描技术的测试系统的研究与应用[D]. 南京:南京航空航天大学,2008.

作者简介:

张惊蛰 男,(1982—),博士生. 研究方向为集成电路的测试、电路板/电子系统故障诊断。

谢永乐 男,(1969—),博士,教授,博士生导师. 研究方向为大规模集成电路测试、电子系统的故障诊断与预测、可信电子系统。

前三路测试能够实现芯片外电路的测试,如芯片引线间的短路开路故障,而内测试通路则可以测